

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

#4/311/3 Priority



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 1999年 5月26日

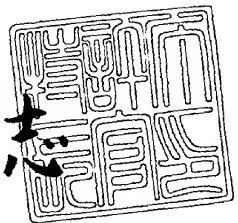
出願番号
Application Number: 平成11年特許願第146139号

出願人
Applicant(s): シャープ株式会社

1999年 6月28日

特許庁長官
Commissioner,
Patent Office

山田佐平



出証番号 出証特平11-3045499

61582/99 R00188/US/JUR

【書類名】 特許願

【整理番号】 99-01304

【提出日】 平成11年 5月26日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 中村 久和

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 田中 匡祉

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【電話番号】 06-6621-1221

【代理人】

【識別番号】 100103296

【弁理士】

【氏名又は名称】 小池 隆彌

【電話番号】 06-6621-1221

【連絡先】 電話 0 4 3 - 2 9 9 - 8 4 6 6 知的財産権本部 東京
知的財産権部

【手数料の表示】

【予納台帳番号】 012313

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

特平 1 1 - 1 4 6 1 3 9

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703283

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】 液晶層を挟んで対向配置された一对の基板のうちの一方側の基板上に、データ信号を供給するデータ信号線とタイミング信号を供給する走査信号線とが交差する状態で配線され、かつ、該走査信号線から分岐したゲート電極上に該両信号線と電氣的に接続して薄膜トランジスタが形成されてなり、これら両信号線および薄膜トランジスタの一部を覆って形成された層間絶縁膜上に画素電極が形成されるとともに、該画素電極は該層間絶縁膜に形成されたコンタクトホールを介して該薄膜トランジスタのドレイン電極と電氣的に接続されてなる液晶表示装置において、

前記ドレイン電極には、電極幅を狭くしてなるくびれ部が形成されているとともに、前記画素電極には、該ドレイン電極のくびれ部上方に対応する領域に開口部が形成されてなり、該開口部は、該画素電極の外周に接して形成されていることを特徴とする液晶表示装置。

【請求項 2】 液晶層を挟んで対向配置された一对の基板のうちの一方側の基板上に、データ信号を供給するデータ信号線とタイミング信号を供給する走査信号線とが交差する状態で配線され、かつ、該走査信号線から分岐したゲート電極上に該両信号線と電氣的に接続して薄膜トランジスタが形成されてなり、これら両信号線および薄膜トランジスタの一部を覆って形成された層間絶縁膜上に画素電極が形成されるとともに、該画素電極は該層間絶縁膜に形成されたコンタクトホールを介して該薄膜トランジスタのドレイン電極と電氣的に接続されてなる液晶表示装置において、

前記ゲート電極には、電極幅を狭くしてなるくびれ部が形成されているとともに、前記画素電極には、該ゲート電極のくびれ部上方に対応する領域に開口部が形成されてなり、該開口部は、該画素電極の外周に接して形成されていることを特徴とする液晶表示装置。

【請求項 3】 前記層間絶縁膜には、該ドレイン電極またはゲート電極のくびれ部上方に対応する領域に開口部が形成されていることを特徴とする請求項 1

または 2 に記載の液晶表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、例えばコンピュータや A V 機器などの表示装置として用いられている液晶表示装置に関する。

【0 0 0 2】

【従来の技術】

一般に、スイッチング素子を有する液晶表示装置の電極構造は、液晶層を駆動する画素駆動用の画素電極以外に補助容量を形成する補助容量電極が設けられている。そして、層間絶縁膜を介して画素駆動用画素電極が存在する場合には、層間絶縁膜の膜厚が厚いため、その下方に補助容量電極が設けられている。

【0 0 0 3】

ここで、図 1 6 (a) は、上述した液晶表示装置の構成の一例を示す平面図であり、図 1 6 (b) は、図 1 6 (a) における液晶表示装置のスイッチング素子としての薄膜トランジスタ (T F T) 部分を示す断面図である。なお、このような構成の液晶表示装置は、例えば特開平 9 - 1 5 2 6 2 5 号公報などにも記載されている。

【0 0 0 4】

この図 1 6 (a) (b) において、基板 1 3 1 上には T F T 1 2 4 が設けられ、この T F T 1 2 4 のドレイン電極 1 3 6 b に接続して下地電極 1 2 5 が形成されている。この下地電極 1 2 5 部分は、ドレイン電極 1 3 6 b と一体化された場合はドレイン電極として称されることもある。この状態の上を覆って層間絶縁膜 1 3 8 が形成され、その上に形成された画素電極 1 2 1 が、層間絶縁膜 1 3 8 に設けたコンタクトホール 1 2 6 を介して下地電極 1 2 5 と電氣的に接続されている。

【0 0 0 5】

また、前記下地電極 1 2 5 は画素電極 1 2 1 の中央部にまで延びており、その先端部を構成する補助容量電極 1 2 5 a は、 T F T 1 2 4 の一部を構成するゲ-

ト電極 132 を覆うゲート絶縁膜 133 の下側に形成した補助容量配線 127 と対向するように形成されている。なお、この補助容量配線 127 と補助容量電極 125a とが対向する部分では補助容量が形成されている。また、この下地電極 125 は、補助容量部を形成することが目的であるため、補助容量部以外の領域では狭幅に形成されている。

【0006】

【発明が解決しようとする課題】

上述したようなスイッチング素子を形成したアクティブマトリクス基板では、製造工程中に不良が発生する虞れがあり、この不良によりライン欠陥や輝点やフリッカなどの表示不良が生じてしまう。このため、歩留まりを向上させるべく種々の欠陥修正技術が開発されてきており、単独で、あるいは数種類の欠陥修正技術を組み合わせて実施することにより、量産効率を向上させることが行われていた。

【0007】

このような修正技術としては、図 17 に示すように、MOS 型トランジスタ 208 において、データ信号線 201 と走査信号線 202 とがショートした場合に生じるライン欠陥を修正する技術などが、例えば特公平 3-55985 号公報などで知られている。

【0008】

具体的には、図 17 (a) (b) に示すように、走査信号線 202 から分岐しているゲート電極 220 を走査信号線 202 からレーザで切り離す。その後、基板の上方または裏面側から矢印ホとの位置にレーザ照射を行う。これにより、切り離されたゲート電極 220 を介して、ソース電極 221 とドレイン電極 222 とをショートさせる。この結果、データ信号の平均的な電圧が画素電極 206 に加わることになり、欠陥の存在を全く目立たなくしている。

【0009】

このような欠陥修正技術は、透過型の液晶表示装置を前提としてなされたものであるが、本件出願人らは、特願平 9-355824 号において、図 18 に示すような反射型の液晶表示装置を前提とした欠陥修正技術を提案している。

【0010】

しかしながら、この欠陥修正技術は、図18に示すように、製造工程上発生する不良を修正する際に、修正箇所をレーザーで基板230の裏面から照射することにより修正箇所を切断して吹き飛ばすという技術であるため、このときに層間絶縁膜234に亀裂が入り、修正箇所の上部に画素電極235が存在する場合には、亀裂が入った層間絶縁膜234と共に上層の画素電極235も液晶層254へ飛び出してしまうことから、この飛び出した画素電極235が変形して、対向電極251や修正箇所の断面と接触し、異なる信号線間を導通させて二次不良を併発するというような問題を有していた。

【0011】

また、導電性の画素電極235が付着した層間絶縁膜234の破片が液晶層254内に浮遊することになるため、対向電極251とその他の電極（特に画素電極235）とを導通させて不良を引き起こすという問題も有していた。

【0012】

特に、図19に示すように、反射型の液晶表示装置の場合には、画素電極235としてA1などの材料を用いているため、画素電極235の切断箇所の端面にケバ500ができやすく、このケバ500が対向電極251や画素電極235に接触して再リークを引き起こしていた。

【0013】

さらに、修正箇所の上部に画素電極235などが存在しているため、レーザーのパワーを大きくして照射する必要があることから、周辺部の構造が破壊されたり、配向膜253が乱れることで液晶の配向が乱れて表示不良が生じるなど、透過型の液晶表示装置と比較してその弊害が多く、正常に欠陥修正することができないという問題を有していた。

【0014】

本発明は、このような従来技術の問題点を解決するためになされたものであり、その目的とするところは、欠陥修正の成功率を向上させ、かつ開口率の低下を防ぐとともに、量産効率を向上させることのできる液晶表示装置を提供することにある。

【 0 0 1 5 】

【課題を解決するための手段】

本発明の液晶表示装置は、液晶層を挟んで対向配置された一对の基板のうちの一方側の基板上に、データ信号を供給するデータ信号線とタイミング信号を供給する走査信号線とが交差する状態で配線され、かつ、該走査信号線から分岐したゲート電極上に該両信号線と電氣的に接続して薄膜トランジスタが形成されてなり、これら両信号線および薄膜トランジスタの一部を覆って形成された層間絶縁膜上に画素電極が形成されるとともに、該画素電極は該層間絶縁膜に形成されたコンタクトホールを介して該薄膜トランジスタのドレイン電極と電氣的に接続されてなる液晶表示装置において、前記ドレイン電極には、電極幅を狭くしてなるくびれ部が形成されているとともに、前記画素電極には、該ドレイン電極のくびれ部上方に対応する領域に開口部が形成されてなり、該開口部は、該画素電極の外周に接して形成されていることを特徴としており、そのことにより、上記目的は達成される。

【 0 0 1 6 】

また、本発明の液晶表示装置は、液晶層を挟んで対向配置された一对の基板のうちの一方側の基板上に、データ信号を供給するデータ信号線とタイミング信号を供給する走査信号線とが交差する状態で配線され、かつ、該走査信号線から分岐したゲート電極上に該両信号線と電氣的に接続して薄膜トランジスタが形成されてなり、これら両信号線および薄膜トランジスタの一部を覆って形成された層間絶縁膜上に画素電極が形成されるとともに、該画素電極は該層間絶縁膜に形成されたコンタクトホールを介して該薄膜トランジスタのドレイン電極と電氣的に接続されてなる液晶表示装置において、前記ゲート電極には、電極幅を狭くしてなるくびれ部が形成されているとともに、前記画素電極には、該ゲート電極のくびれ部上方に対応する領域に開口部が形成されてなり、該開口部は、該画素電極の外周に接して形成されていることを特徴としており、そのことにより、上記目的は達成される。

【 0 0 1 7 】

なお、このときの前記層間絶縁膜には、該ドレイン電極またはゲート電極のく

びれ部上方に対応する領域に開口部が形成されていてもよい。

【0018】

以下、本発明の作用について説明する。

【0019】

本発明の液晶表示装置の構成によれば、ドレイン電極またはゲート電極のくびれ部上方には、画素電極または画素電極と層間絶縁膜が形成されていないため、修正箇所を修正した場合に画素電極の変形が発生せず、そのため画素電極が対向電極や修正箇所の断面などと接触するというような二次不良を併発することがなくなる。

【0020】

また、層間絶縁膜の破片に画素電極が付着することもなくなるため、対向電極とその他の電極との導通による不良を惹き起こすこともなくなる。

【0021】

さらに、ドレイン電極またはゲート電極のくびれ部上方に、画素電極または画素電極と層間絶縁膜が存在しないため、低いレーザパワーでくびれ部の切断を行うことができ、周辺部の構造が破壊されたり、配向膜が乱れることで液晶の配向が乱れて表示不良が生じたりする可能性を低くすることができる。

【0022】

そして、本発明の液晶表示装置の構成によれば、画素電極には、前記ドレイン電極またはゲート電極に形成されたくびれ部上方に対応する領域に開口部が形成されるとともに、その開口部が画素電極の外周に接して形成されているため、隣接する画素電極間などの表示に寄与しない領域、即ち、もともと画素電極や層間絶縁膜が存在しない領域を修正箇所である画素電極の開口部の一部として利用することができ、これにより、画素電極の面積の低減を抑制することができ、開口率を向上させることができる。

【0023】

また、この画素電極を形成（パターニング）する際には、隣接する画素電極間などの表示に寄与しない領域と修正箇所である画素電極の開口部とが連続しているため、これらの領域の画素電極材料を容易に除去することができ、良好な画素

電極のパターニングを行うことが可能となっている。

【0024】

【発明の実施の形態】

(実施形態1)

図1は、本発明の実施形態1に係る液晶表示装置の1画素分を示す平面図であり、図2はその断面図である。

【0025】

本実施形態1における液晶表示装置は、図1および図2に示すように、液晶層1を挟んで一对の基板2と3とが設けられている。そして、図中下側の基板3上には、走査信号線4と、その走査信号線4から分岐したゲート電極5とが設けられており、その上に、ゲート絶縁膜6がほぼ基板3の全面に形成されている。

【0026】

また、ゲート絶縁膜6上のTFT7形成部分には、半導体層8が設けられ、その上には半導体層8上で分断された状態でコンタクト層9が形成されている。さらにその上には、一方のコンタクト層9の一部を重畳させてソース電極10が設けられるとともに、他方のコンタクト層9の一部を重畳させてドレイン電極11が設けられている。

【0027】

このソース電極10は、図3に示すように、データ信号線12から分岐して設けられており、ドレイン電極11は、反対側の走査信号線4とゲート絶縁膜6を介して重畳されている。そして、ドレイン電極11と一つ前にゲート信号を送るための走査信号線4との重畳部分で補助容量部17が形成されている。この補助容量部17は、いわゆるCs on Gateの構造となっている。一方、ドレイン電極11とデータ信号線12とは、同一工程により同一の高さレベルで両者が形成されるがゆえに、短絡防止のために隔離させて形成されている。

【0028】

この状態で、ほぼ基板3全面に層間絶縁膜13が形成され、この層間絶縁膜13におけるドレイン電極11の上部に、コンタクトホール14が設けられている。そして、層間絶縁膜13上には、図1に示すような反射電極材料からなる画素

電極 15 が設けられ、この画素電極 15 の一部は、コンタクトホール 14 に充填されることでドレイン電極 11 と電氣的に接続されている。最後に、画素電極 15 を含む基板 3 上に配向膜 16 を形成して本実施形態 1 におけるアクティブマトリクス基板は完成する。

【0029】

なお、図 1 乃至図 3 は、液晶表示装置の 1 画素分を示したものであり、これを 1 単位として繰り返し形成することで、アクティブマトリクス基板は作製される。また、液晶層 1 を挟む図中上側の基板 2 には、例えば ITO からなる対向電極 18 としての透明電極が設けられ、その上には配向膜 19 が設けられて、対向基板は構成される。そして、これらの両基板 2、3 により液晶層 1 を挟んで液晶表示装置は完成する。

【0030】

ここで、上述した本実施形態 1 における液晶表示装置のドレイン電極 11 について、図 3 の平面図を参照して説明する。このドレイン電極 11 は、図 3 に示すように、一本の導電路を構成するドレイン電極 11 の途中に、コンタクトホール 14 が位置しており、このコンタクトホール 14 を介して画素電極 15 と電氣的に接続されている。このコンタクトホール 14 によって電氣的接続が行われる部分を電氣的接続部 D とすると、本実施形態 1 では、この電氣的接続部 D の TFT 7 側である導電路（ドレイン電極 11）上流側と、電氣的接続部 D の導電路（ドレイン電極 11）下流側とに、それぞれドレイン電極 11 の幅を狭くしてなるくびれ部 a または b、若くはその両方を備えるようにドレイン電極 11 を構成した。なお、このドレイン電極 11 のくびれの数、導電路上流側と下流側との各々 1 個以上、複数個設けるようにしてもよい。

【0031】

また、このドレイン電極 11 のくびれ部 a または b の上層に存在する反射電極材料からなる画素電極 15 の領域には、このくびれ部 a および b とほぼ同面積の非画素電極形成部（開口部）c または d が形成されている。設計の上、この非画素電極形成部 c または d は、ドレイン電極 11 のくびれ部 a または b とほぼ同面積であればよいが、実際の製造に当たっては種々のマージンをとるため、くびれ

部 a、b よりも大きな面積で形成しておく必要がある。

【0032】

ここで、この種々のマージンとは、TFTパターンの重ね合わせマージン、レーザショットによる修正位置合わせマージン、くびれ部の飛び散りエリアマージン、確実な修正を行うためのレーザショットパワーマージン、レーザショットエリアマージンなどの各種位置合わせマージンが考えられ、これらを考慮すると、例えば図4に示すように、非画素電極形成部（開口部）dは、ドレイン電極11のくびれ部bの線幅+1〜30 μ m程度にすることが望ましい。もちろん全てのマージンを無視できる場合には、非画素電極形成部（開口部）dの幅とドレイン電極11のくびれ部bの線幅とを同じにしても差し支えはなく、また、ドレイン電極11のくびれ部bの線幅は、ドレイン電極11の上流と下流とで電氣的に導通しているため、機械的に液晶パネルのプロセスで切断されない程度の線幅があればよい。なお、本実施形態1では、非画素電極形成部（開口部）dをドレイン電極11のくびれ部bの線幅よりも10 μ m程度大きくして形成した。

【0033】

また、ドレイン電極11のくびれ部bに対する非画素電極形成部（開口部）dの垂直側の幅については、レーザの照射面積と照射パワーとに依存することになるが、レーザの位置合わせ精度とドレイン電極11の飛び散りなどを考慮すれば、5〜50 μ m程度あればよい。もちろん、このときにも全てのマージンを無視できる場合には、非画素電極形成部（開口部）dの垂直側の幅をレーザの照射幅と同じにしても差し支えはなく、また、非画素電極形成部（開口部）dの形状についても、正方形であっても長方形であってもその他の形状であってもよい。このようなことから、本実施形態1では、非画素電極形成部（開口部）の大きさを40 μ m×30 μ mの長方形とした。

【0034】

ここで、上述した本実施形態1における液晶表示装置のドレイン電極11のくびれ部a、bについて説明する。図5に、本発明の比較例としての液晶表示装置の平面図を示す。比較例では、図5に示すように、ドレイン電極11のくびれ部が画素電極15の中央付近に存在している。この比較例のように、ドレイン電極

11のくびれ部が画素電極15の中央付近に存在してしまうと、ドレイン電極11のくびれ部よりも大きな非画素電極形成部（開口部）が100%画素電極15から削除されてしまうことになるため、液晶表示装置としての開口率が大幅に低下してしまう。

【0035】

そこで、本実施形態1では、図1および図3に示すように、ドレイン電極11のくびれ部a、bを形成する際に、非画素電極形成部（開口部）c、dが画素電極15の外周に接するように配置形成した。これにより、ドレイン電極11のくびれ部a、bよりも大きな非画素電極形成部（開口部）c、dの一部が、隣り合う画素電極15を分割する領域（非画素電極形成領域）に重なって形成されることとなり、この重なった分だけ開口率の低下を抑制することが可能となっている。なお、本実施形態1では、非画素電極形成部（開口部）と非画素電極形成領域（画素分割領域）とを約50%重ねることにより、開口率の低下を抑制した。

【0036】

このように、本発明の実施形態1における液晶表示装置のドレイン電極11には、くびれ部a、bが形成されているため、検査工程において液晶表示装置の欠陥が発見されても、以下のようにして欠陥を修正することが可能となる。なお、本実施形態1における液晶表示装置は、ノーマリーブラックモードであるため、図6に示す表のノーマリーブラックの欄に示すように、欠陥場所に応じた修正を行う。

【0037】

まず、図3に示すように、TFT7のA点でゲート電極5とドレイン電極11とが短絡して、TFT7が正常動作しなくなった場合には、ドレイン電極11の上流側のくびれ部aを切断する。これにより、画素電極15がドレイン電極11から切り離されて浮遊状態となり、非点灯画素となって欠陥を目立たなくすることができる。

【0038】

同様に、図3に示すように、補助容量部17のC点でドレイン電極11と走査信号線4とが短絡した場合には、ドレイン電極11の下流側のくびれ部bを切断

する。

【0039】

また、図7に示すように、隣り合う画素電極15を分割する非画素電極形成領域のB点で異物などにより画素電極15と隣の画素電極15とが短絡した場合には、画素電極15と隣の画素電極15との両方のドレイン電極11のくびれ部aを切断する。

【0040】

さらに、上述したTFT7のA点と補助容量部17のC点とがともに短絡した場合、上述したA点とB点とC点とが全て短絡した場合などには、ドレイン電極11のくびれ部aとbの両方を切断する。

【0041】

このように、本実施形態1においては、検査工程で発見された欠陥をドレイン電極11のくびれ部aまたはくびれ部bをレーザ照射して切断することによって修正することができるので、表示特性にライン欠陥や輝点などの悪影響を及ぼすものは表示されず、液晶表示装置の量産効率を向上させることが可能となっている。

【0042】

ここで、図8は、本実施形態1における液晶表示装置の欠陥修正部分を示す断面図である。図8に示すように、層間絶縁膜13の厚みと液晶層1の厚みとが近い場合には、修正箇所のドレイン電極11が付着した層間絶縁膜13の破片が、液晶層1へ飛び出しにくいために切断部（欠陥修正部分）にとどまり、振動や加圧によって元の位置に戻り、切断箇所の再リークを引き起こす可能性を有している。

【0043】

このように、層間絶縁膜13の厚みと液晶層1の厚みとが近いような構成の液晶表示装置の場合であっても欠陥修正することができるようにするため、ドレイン電極11のくびれ部aまたはbと、画素電極15の開口部（非形成部）cまたはdに挟まれた領域には、図9に示すように、層間絶縁膜13を形成しないことが望ましい。図9に示す構成の液晶表示装置では、ドレイン電極11のくびれ部

a または b の領域上には、配向膜 1 6、液晶層 1 が積層されている。

【0 0 4 4】

このような構成の液晶表示装置では、ドレイン電極 1 1 のくびれ部 a または b の領域上に層間絶縁膜 1 3 が存在していないため、より低いレーザパワーでドレイン電極 1 1 のくびれ部 a または b を切断することが可能となっている。なお、欠陥修正方法については、上述したものと同様である。

【0 0 4 5】

また、設計上ではドレイン電極 1 1 のくびれ部 a または b の領域上に層間絶縁膜 1 3 を形成しない場合であっても、製造上では薄く層間絶縁膜 1 3 が残ってしまうことがある。しかしながら、このような場合でも、層間絶縁膜 1 3 の膜厚が十分に薄いため、上述した構成の液晶表示装置と同様の効果を得ることが可能である。

【0 0 4 6】

なお、本実施形態 1 では、液晶表示装置として反射電極材料からなる画素電極を有する反射型の液晶表示装置を例にとって説明したが、本発明は反射型の液晶表示装置に限られるものではない。

【0 0 4 7】

(実施形態 2)

本実施形態 2 では、図 1 0 を参照しながら、走査信号線 4 から分岐したゲート電極 5 の一部に形成したくびれ部 e について説明する。

【0 0 4 8】

一般的に、ゲート電極 5 が走査信号線 4 から分岐した形状の T F T 7 を構成する透過型の液晶表示装置では、透明電極材料を用いないゲート電極 5 分岐部やドレイン電極 1 1 およびソース電極 1 0 領域が非開口部となることから、透明画素電極 1 5 を形成することはない。しかしながら、反射型の液晶表示装置では、パネル全面からの外光を利用して表示を行うことから、T F T 7 の上部領域にまで反射画素電極 1 5 を形成することが可能になっている。

【0 0 4 9】

そのため、図 1 0 に示すゲート電極 5 のくびれ部 e を反射型液晶表示装置の欠

陥修正のために切断する場合には、上述した実施形態 1 と同様に、画素電極 15 に開口部を形成しておく必要がある。そして、ゲート電極 5 のくびれ部 e を形成する際に、非画素電極形成部（開口部）が画素電極 15 の外周に接するように配置形成することにより、ゲート電極 5 のくびれ部 e よりも大きな非画素電極形成部（開口部）の一部が、隣り合う画素電極 15 を分割する領域（非画素電極形成領域）に重なって形成されることとなり、この重なった分だけ開口率の低下を抑制することが可能となっている。

【0050】

なお、本実施形態 2 では、非画素電極形成部（開口部）と非画素電極形成領域（画素分割領域）とを約 60% 重ねることにより、開口率の低下を抑制することが可能となった。

【0051】

（実施形態 3）

上述した実施形態 1 においては、欠陥修正部分であるドレイン電極 11 のくびれ部の上層に存在する画素電極 15 の領域に、このくびれ部とほぼ同面積の非画素電極形成部（開口部）を形成し、これにより、検査工程で発見された欠陥をドレイン電極 11 のくびれ部にレーザー照射して切断することで修正することができ、表示特性にライン欠陥や輝点などの悪影響を及ぼすものは表示されず、液晶表示装置の量産効率を向上させる旨の説明を行った。

【0052】

本実施形態 3 では、図 11 を参照しながら、液晶表示装置の欠陥を修正するために、走査信号線 4 を切断する場合について説明する。

【0053】

欠陥修正のために走査信号線 4 を切断する場合も、上述した実施形態 1 と同様に、欠陥修正部分である走査信号線 4 の線幅と同程度の大きさの非画素電極形成部を形成しておく必要がある。従って、図 11（a）に示すように、走査信号線 4 を挟んで隣接する画素電極 15 の外周部分には、それぞれ凹状の非画素電極形成部 20 が対向して形成されている。これにより、上述した実施形態 1 と同様に、検査工程で発見された欠陥を走査信号線 4 にレーザー照射して切断することで修

正することができ、表示特性にライン欠陥や輝点などの悪影響を及ぼすものは表示されず、液晶表示装置の量産効率を向上させることが可能となっている。

【0054】

なお、本実施形態3では、さらに、図11(b)に示すように、ドレイン電極11の欠陥修正部分の上層に存在する非画素電極形成部（開口部）20を画素電極15の外周部分に形成することで開口率の低下を抑制し、さらには、非画素電極形成部（開口部）20を画素電極15の外周部分に形成することで、上述した走査信号線4の欠陥修正部分の上層に存在する非画素電極形成部（開口部）20を兼ねることも可能である。本実施形態3では、このような構成とすることで、非画素電極形成部（開口部）20が独立してそれぞれ設けられている場合と比較して、約30%の開口率低下を抑制することが可能となった。

【0055】

（実施形態4）

本実施形態4では、図12乃至図15を参照しながら、液晶表示装置における反射電極のパターンについて説明する。

【0056】

図12は、上述の実施形態1において説明した比較例の液晶表示装置を示す図5の断面図である。図12に示すように、比較例では、基板3全面に反射電極材料からなる画素電極15が形成された後、画素電極15をパターニングするためのフォトリソグロフ21（例えば、OFPR800）が約1.0 μ mの膜厚でスピコート法により塗布されて、所定のフォトリソグロフ22を用いて露光処理が施される。

【0057】

ここで、図12に示されるように、図中（ウ）のレジスト膜厚を有する領域は、隣り合う画素電極15を分割する領域である非画素電極形成領域となっており、図中（エ）のレジスト膜厚を有する領域は、欠陥修正のための非画素電極形成部（開口部）となっており、これら両方の領域ともに画素電極15を除去する領域となっている。

【0058】

この比較例のように、欠陥修正のための非画素電極形成部が独立して画素電極 1 5 の中央部に存在してしまうと、基板 3 上には層間絶縁膜 1 3 が存在しない領域を平坦化するようにレジストが塗布されることから、欠陥修正のための非画素電極形成部の膜厚（エ）が、隣接画素電極分割領域である非画素電極形成領域の膜厚（ウ）よりも厚膜となってしまう。

【0 0 5 9】

つまり、隣接画素電極分割領域である非画素電極形成領域の膜厚（ウ）に露光条件を合わせてしまうと、欠陥修正のための非画素電極形成部は、膜厚（エ）が膜厚（ウ）よりも厚いことから、現像時にレジストが残ってしまい、画素電極 1 5 のエッチング不良が発生してしまう。

【0 0 6 0】

また、欠陥修正のための非画素電極形成部の膜厚（エ）に露光条件を合わせてしまうと、隣接画素電極分割領域である非画素電極形成部は、膜厚（ウ）が膜厚（エ）よりも薄いことから、画素電極 1 5 の分割エリアがオーバー露光となってしまい、所望の画素電極幅が得られなくなって開口率が低下してしまう。

【0 0 6 1】

この比較例のように、欠陥修正のために非画素電極形成部が独立して画素電極 1 5 の中央部に存在してしまうと、画素電極 1 5 の露光条件が決定されにくく、画素電極 1 5 のパターニングに非常に不利な構造となってしまう。

【0 0 6 2】

図 1 3 に、上述した実施形態 1 において説明した液晶表示装置の断面図を示す。図 1 3 に示すように、本構成でも同様に、基板 3 全面に反射電極材料からなる画素電極 1 5 が形成された後、画素電極 1 5 をパターニングするためのフォトレジスト 2 1（例えば、OFPR 8 0 0）が約 1. 0 μ m の膜厚でスピンコート法により塗布されて、所定のフォトマスク 2 2 を用いて露光処理が施される。

【0 0 6 3】

ここで、図 1 3 に示されるように、図中（ア）のレジスト膜厚を有する領域は、隣り合う画素電極 1 5 を分割する領域である非画素電極形成領域となっており、図中（イ）のレジスト膜厚を有する領域は、欠陥修正のための非画素電極形成

部（開口部）となっており、これら両方の領域ともに画素電極 15 を除去する領域となっている。

【0064】

この図 13 に示す本実施形態 4 の構成と図 12 に示す比較例の構成とを比較すると、欠陥修正のための非画素電極形成部と隣接画素電極分割領域である非画素電極形成領域とが連続して構成されている点が大きく異なる。従って、図 13 に示す本実施形態 4 の構成では、欠陥修正のための非画素電極形成部の膜厚（エ）と隣接画素電極分割領域である非画素電極形成領域の膜厚（ウ）との差が、図 12 に示す比較例の構成と比較して小さくなり、これにより、隣接画素電極分割領域である非画素電極形成領域と欠陥修正のための非画素電極形成部とで、レジストを露光するための条件を容易に導き出すことが可能となっており、画素電極 15 のパターニングに非常に有利な構造となっている。

【0065】

さらに、図 14 および図 15 に示すように、隣接画素電極分割領域である非画素電極形成領域と欠陥修正のための非画素電極形成部とで、下地の膜厚の状況が異なっていたとしても、両者が連続して構成されているため、レジスト膜厚の薄い方に露光条件を合わせることで、パターニングは良好に行われる。

【0066】

これは、レジストを現像する工程の際には、通常、現像工程で現像液によって行われることから、等方的に現像されていくのが一般的であるが、図 12 に示すように、欠陥修正のための非画素電極形成部が独立して画素電極 15 内に存在している場合には、図 14 に示すように、主に上方向からの現像効果しか望めず、レジストの膜残りが生じてしまう。

【0067】

図 15 は、上述した本実施形態 4 におけるレジストを現像する工程を示した断面図である。上述したように、レジストを現像する工程の際には、通常、現像工程で現像液によって行われることから、等方的に現像されていくのが一般的であり、図 13 に示すように、隣接画素電極分割領域である非画素電極形成領域と欠陥修正のための非画素電極形成部とが連続して構成されている場合には、図 15

に示すように、上方向からの現像効果だけでなく横方向からの現像効果も期待でき、レジスト膜厚の厚い領域であっても良好にパターンニングすることが可能になっている。

【0068】

なお、このような本実施形態4に示すような現象は、レジストの現像工程だけでなく反射電極材料のウェットエッチング工程などにおいても同様の作用を得ることができる。

【0069】

【発明の効果】

本発明の液晶表示装置の構成によれば、ドレイン電極またはゲート電極のくびれ部上方には、画素電極または画素電極と層間絶縁膜が形成されていないため、修正箇所を修正した場合に画素電極の変形が発生せず、そのため画素電極が対向電極や修正箇所の断面などと接触するというような二次不良を併発することがなくなる。

【0070】

また、層間絶縁膜の破片に画素電極が付着することもなくなるため、対向電極とその他の電極との導通による不良を惹き起こすこともなくなる。

【0071】

さらに、ドレイン電極またはゲート電極のくびれ部上方に、画素電極または画素電極と層間絶縁膜が存在しないため、低いレーザーパワーでくびれ部の切断を行うことができ、周辺部の構造が破壊されたり、配向膜が乱れることで液晶の配向が乱れて表示不良が生じたりする可能性を低くすることができる。

【0072】

そして、本発明の液晶表示装置の構成によれば、画素電極には、前記ドレイン電極またはゲート電極に形成されたくびれ部上方に対応する領域に開口部が形成されるとともに、その開口部が画素電極の外周に接して形成されているため、隣接する画素電極間などの表示に寄与しない領域、即ち、もともと画素電極や層間絶縁膜が存在しない領域を修正箇所である画素電極の開口部の一部として利用することができ、これにより、画素電極の面積の低減を抑制することができ、開口

率を向上させることができる。

【0073】

また、この画素電極を形成（パターニング）する際には、隣接する画素電極間などの表示に寄与しない領域と修正箇所である画素電極の開口部とが連続して構成されているため、これらの領域の画素電極材料を容易に除去することができ、良好な画素電極のパターニングを行うことが可能となっている。

【図面の簡単な説明】

【図1】

図1は、本発明の実施形態1に係る液晶表示装置の1画素分を示す平面図である。

【図2】

図2は、図1の断面図である。

【図3】

図3は、本発明の実施形態1に係る液晶表示装置の1画素分のドレイン電極を示す平面図である。

【図4】

図4は、欠陥修正のための非画素電極形成部（開口部）のサイズを説明する拡大平面図である。

【図5】

図5は、本発明の比較例における液晶表示装置の1画素分を示す平面図である。

【図6】

図6は、本発明における各欠陥箇所による欠陥修正方法を示した表である。

【図7】

図7は、本発明において隣り合う画素電極を分割する非画素電極形成領域で異物により隣接する画素電極が短絡した場合を示した平面図である。

【図8】

図8は、本発明において層間絶縁膜と液晶層との厚さが近い場合を示す拡大断面図である。

【図 9】

図 9 は、本発明の実施形態 1 における液晶表示装置を示す断面図である。

【図 1 0】

図 1 0 は、本発明の実施形態 2 に係る液晶表示装置の 1 画素分を示す平面図である。

【図 1 1】

図 1 1 は、図 1 0 の拡大平面図である。

【図 1 2】

図 1 2 は、本発明の比較例である図 5 の工程断面図である。

【図 1 3】

図 1 3 は、本発明の実施形態 1 である図 1 の工程断面図である。

【図 1 4】

図 1 4 は、本発明の比較例である図 5 の工程断面図である。

【図 1 5】

図 1 5 は、本発明の実施形態 1 である図 1 の工程断面図である。

【図 1 6】

図 1 6 (a) は、従来の液晶表示装置を示す平面図であり、図 1 6 (b) は、その断面図である。

【図 1 7】

図 1 7 (a) は、従来の液晶表示装置を示す平面図であり、図 1 7 (b) は、その断面図である。

【図 1 8】

図 1 8 は、従来の液晶表示装置におけるレーザ照射修正状態を示す断面図である。

【図 1 9】

図 1 9 は、従来の液晶表示装置におけるレーザ照射修正状態を示す断面図である。

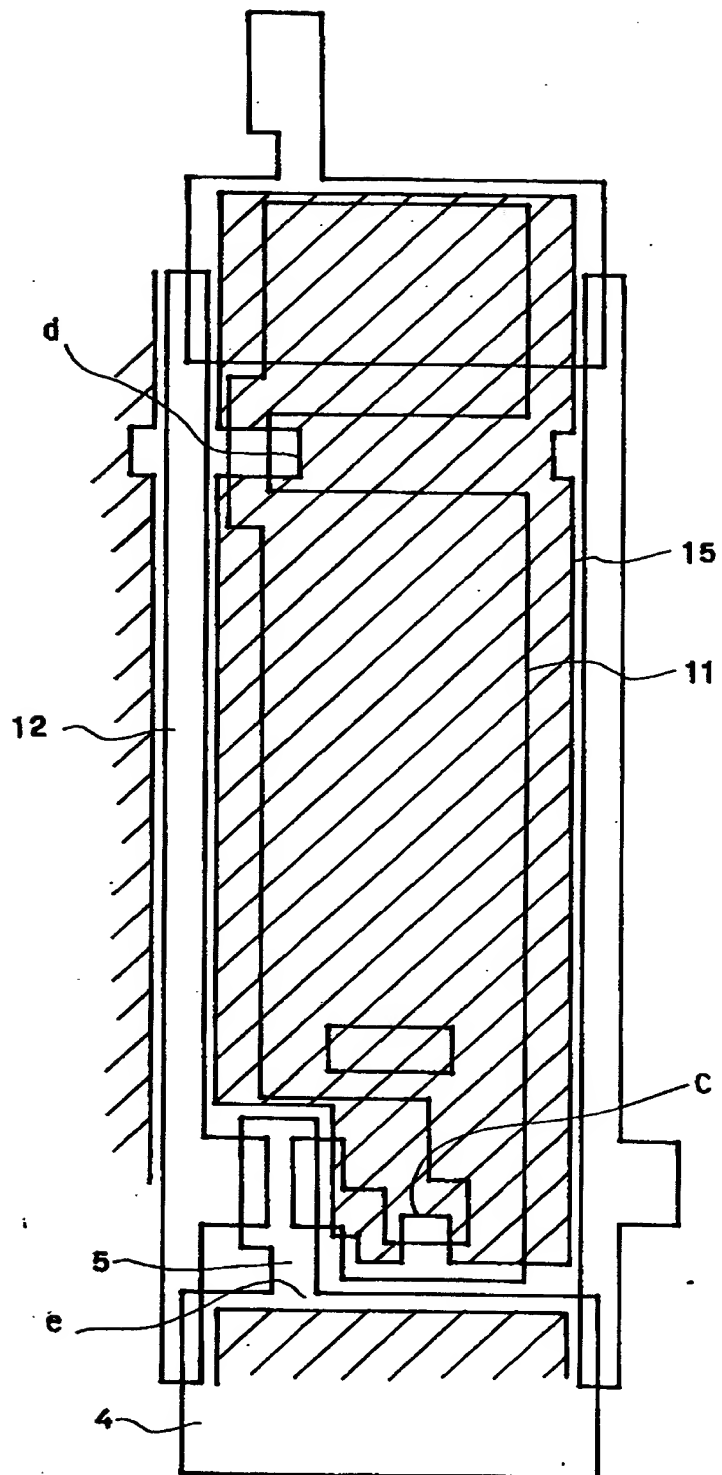
【符号の説明】

1 液晶層

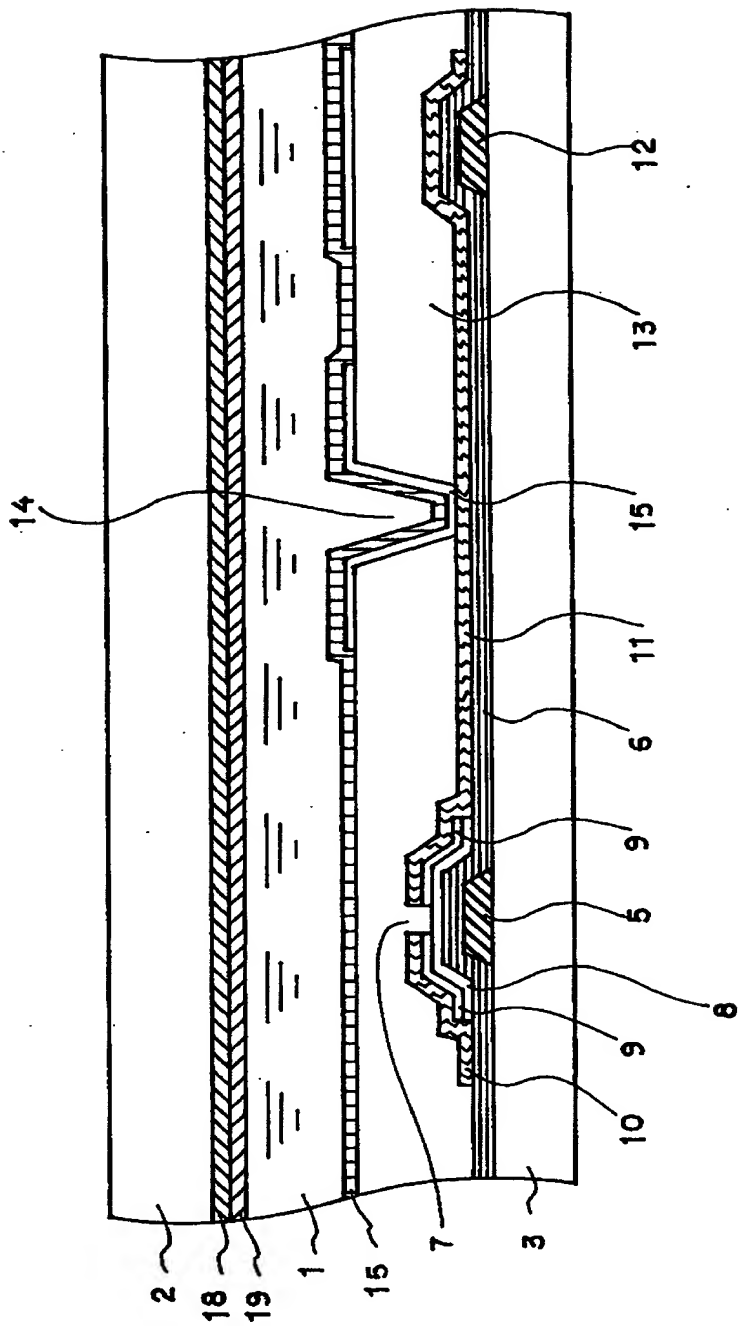
- 2 (上側) 基板
- 3 (下側) 基板
- 4 走査信号線
- 5 ゲート電極
- 6 ゲート絶縁膜
- 7 T F T
- 8 半導体層
- 9 コンタクト層
- 1 0 ソース電極
- 1 1 ドレイン電極
- 1 2 データ信号線
- 1 3 層間絶縁膜
- 1 4 コンタクトホール
- 1 5 画素電極
- 1 6 配向膜
- 1 7 補助容量部
- 1 8 対向電極
- 1 9 配向膜 (対向側)
- 2 0 非画素電極形成部
- 2 1 レジスト
- 2 2 フォトマスク

【書類名】 図面

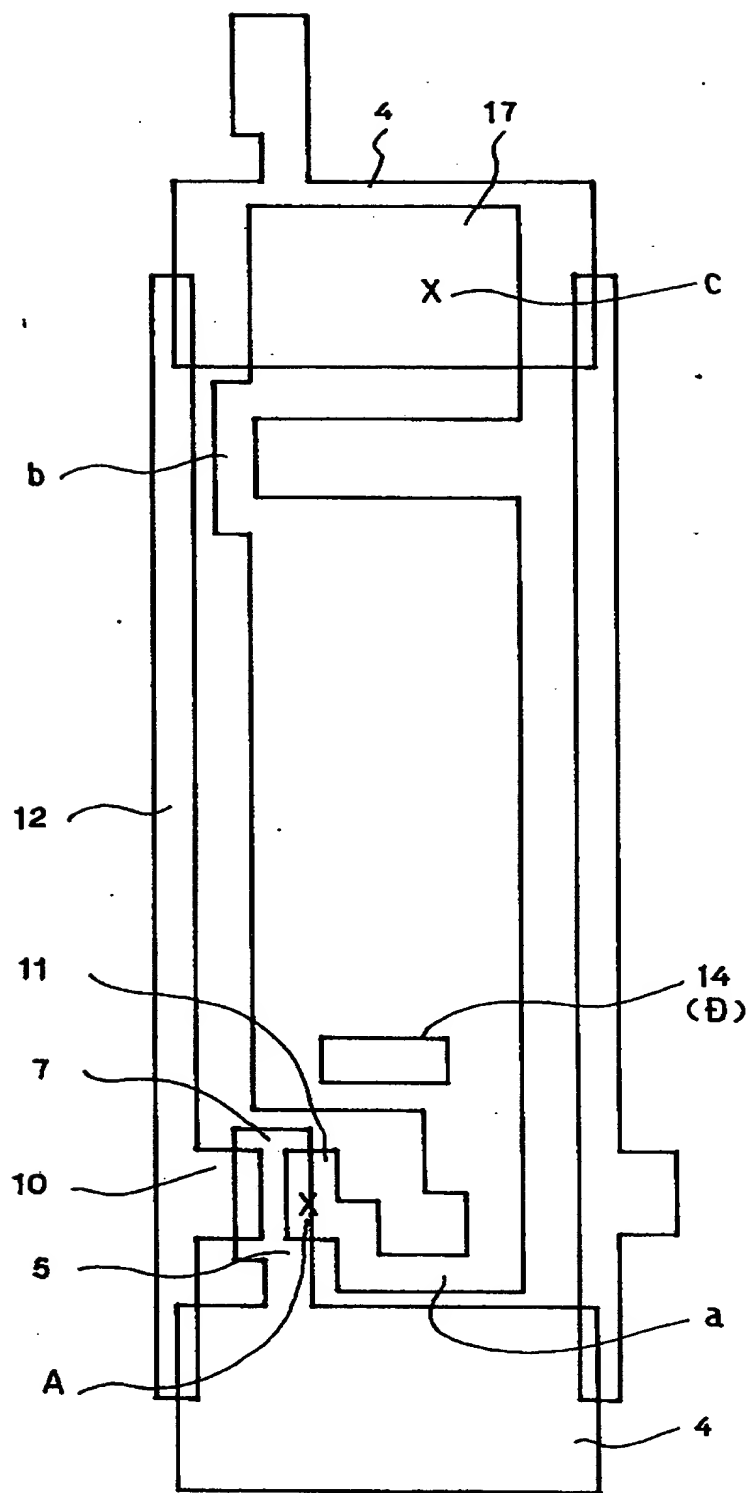
【図 1】



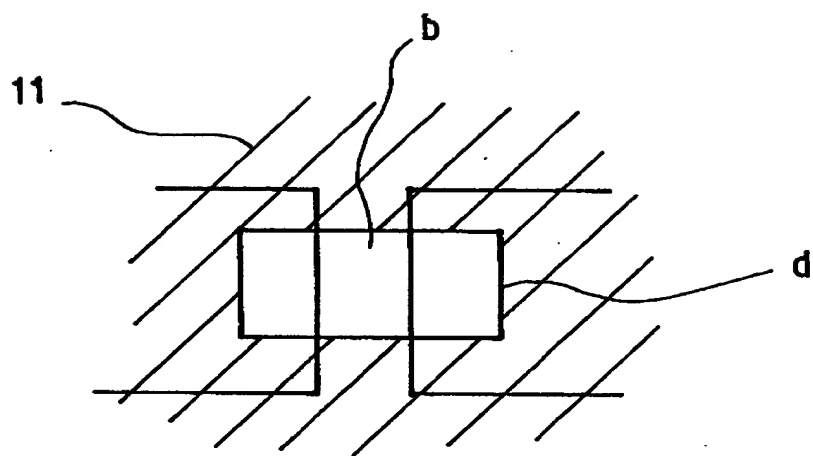
【図 2】



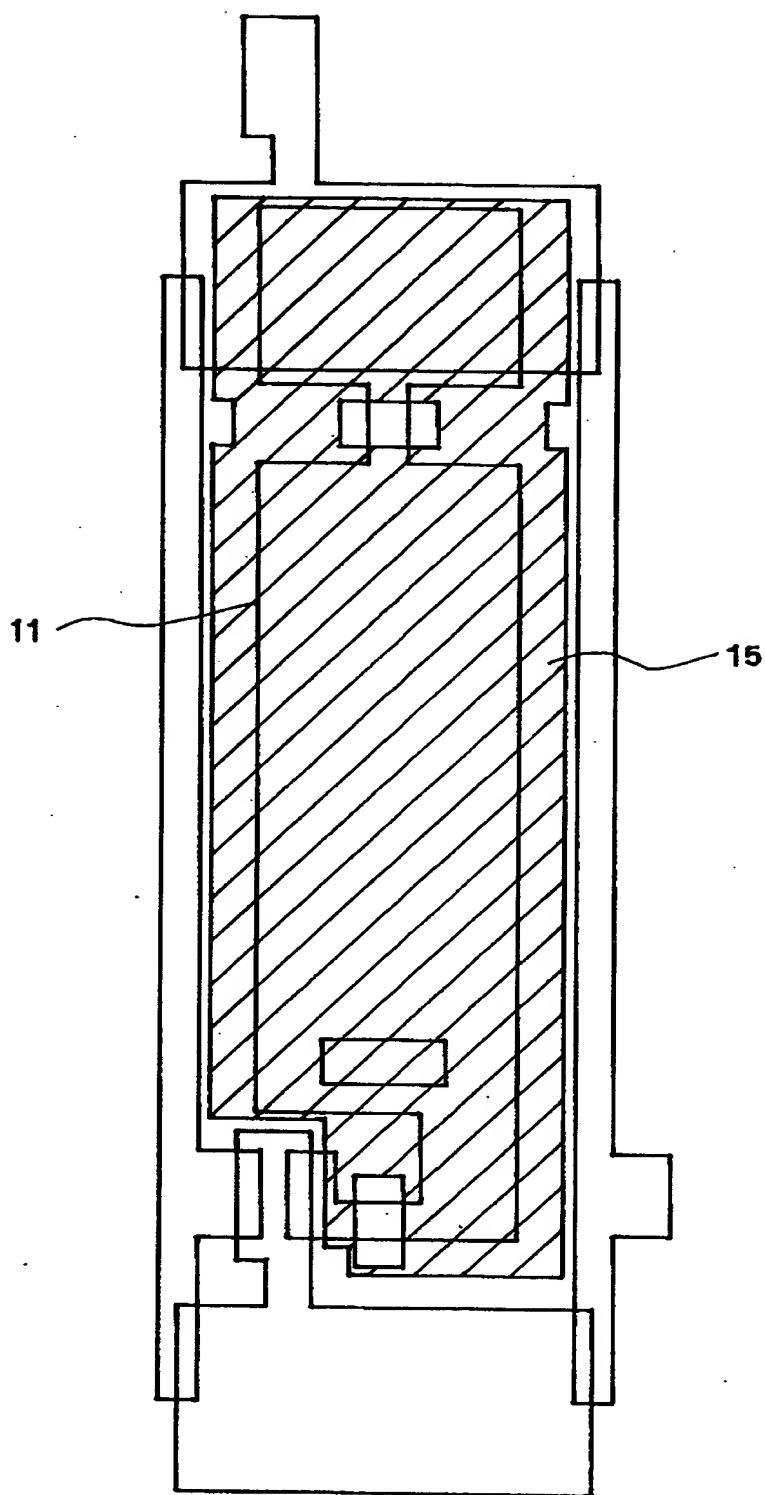
【図 3】



【图 4】



【図 5】



【図 6】

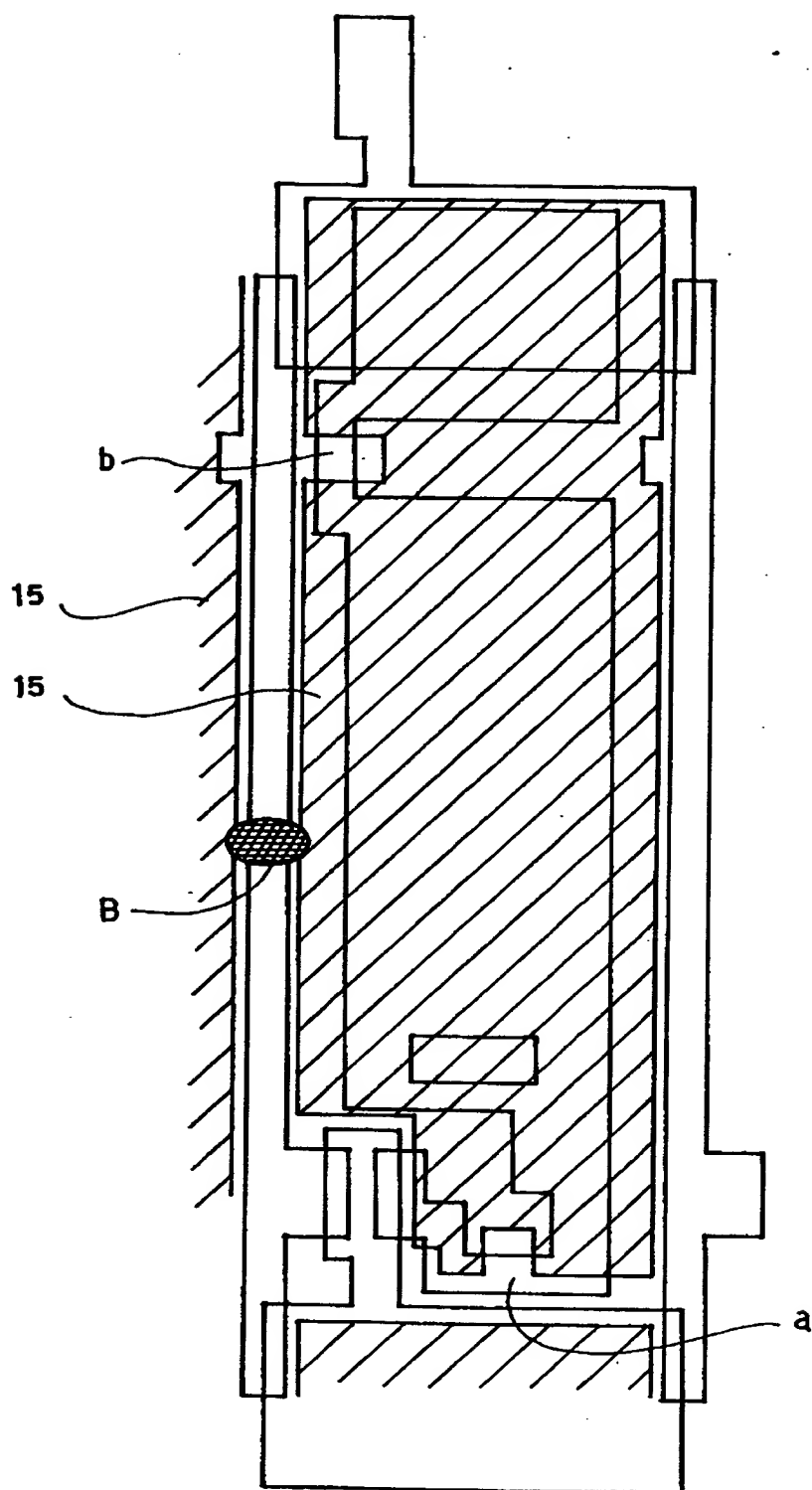
各欠陥場所による欠陥修正方法

表示モード	欠陥の場所	修正内容
ノーマリーブラック	TFT部	a切断
	給素電極	a切断
	下流側	b切断
	TFT部+下流側	a切断+b切断
	給素電極+下流側	(片方の給素の) a切断+b切断
ノーマリーホワイト	TFT部+給素電極	(片方の給素の) a切断
	TFT部	下記修正方法①
	給素電極	(片方の給素の) a切断
	下流側	b切断+下記修正方法①
	TFT部+下流側	b切断+下記修正方法①
	給素電極+下流側	(片方の給素の) a切断+b切断
	TFT部+給素電極	(片方の給素の) a切断
	A点+B点	(片方の給素の) a切断

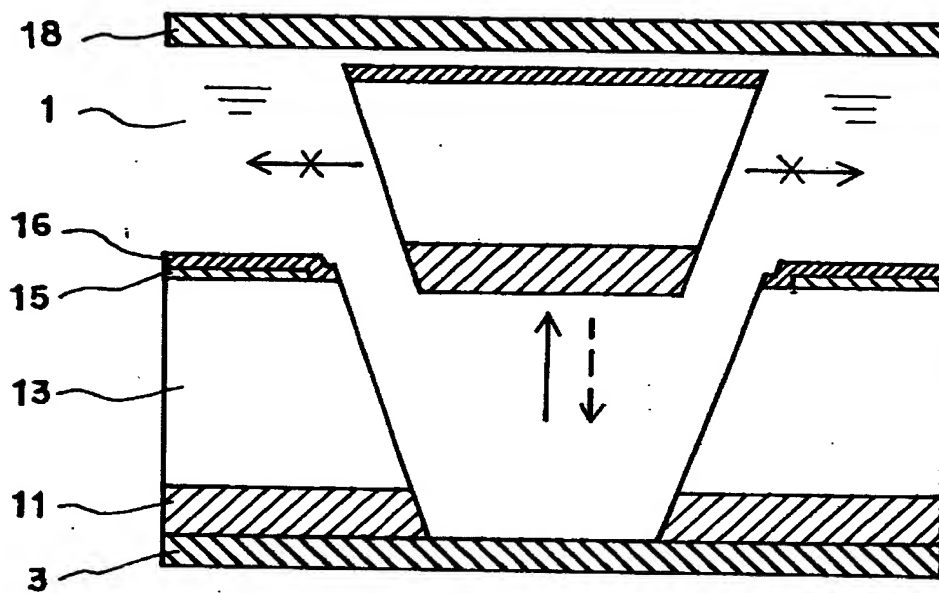
修正方法①： ・ TFT部が走査信号線上に形成されていないとき、TFT部のゲート電極を走査信号線から切り離し、分離されたゲート電極を介してソース電極とドレイン電極とを短絡させる。
・ TFT部が走査信号線上に形成されているとき、コモン枝をコモンラインから切り離し、分離されたコモン枝を介してソース電極とドレイン電極とを短絡させる。

欠陥の場所 A点：ゲート電極とドレイン電極が短絡
 B点：給素電極と隣の給素電極が短絡
 C点：ドレイン電極と走査信号線（またはコモンライン）が短絡

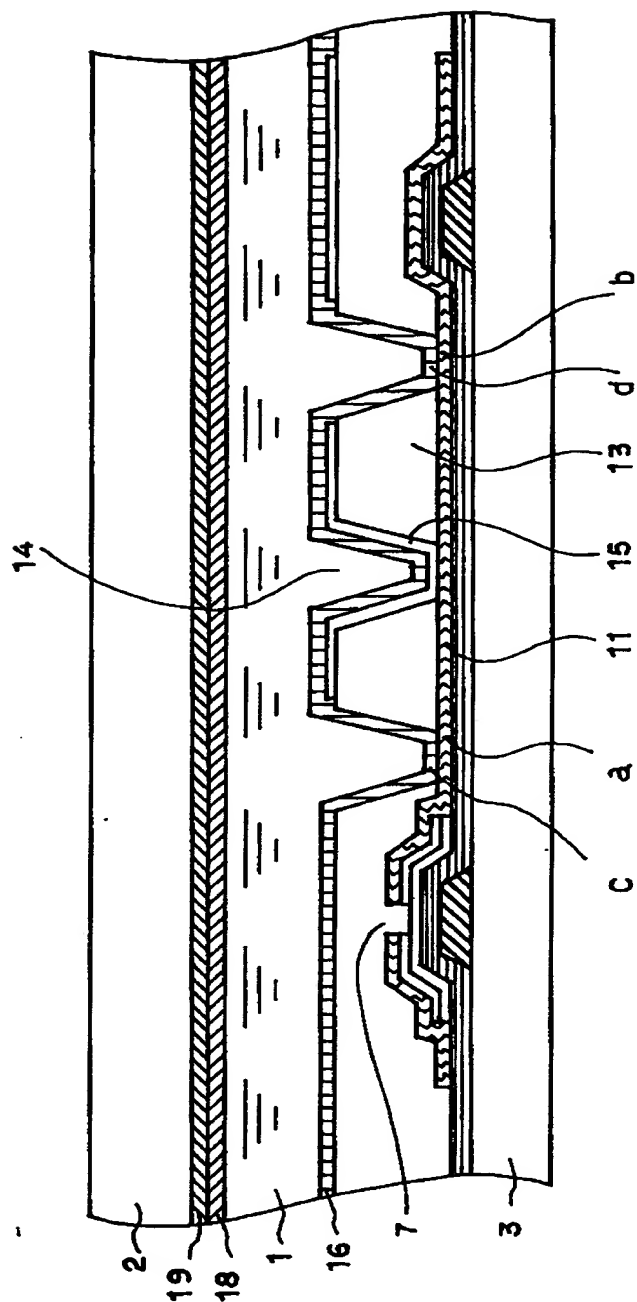
【图 7】



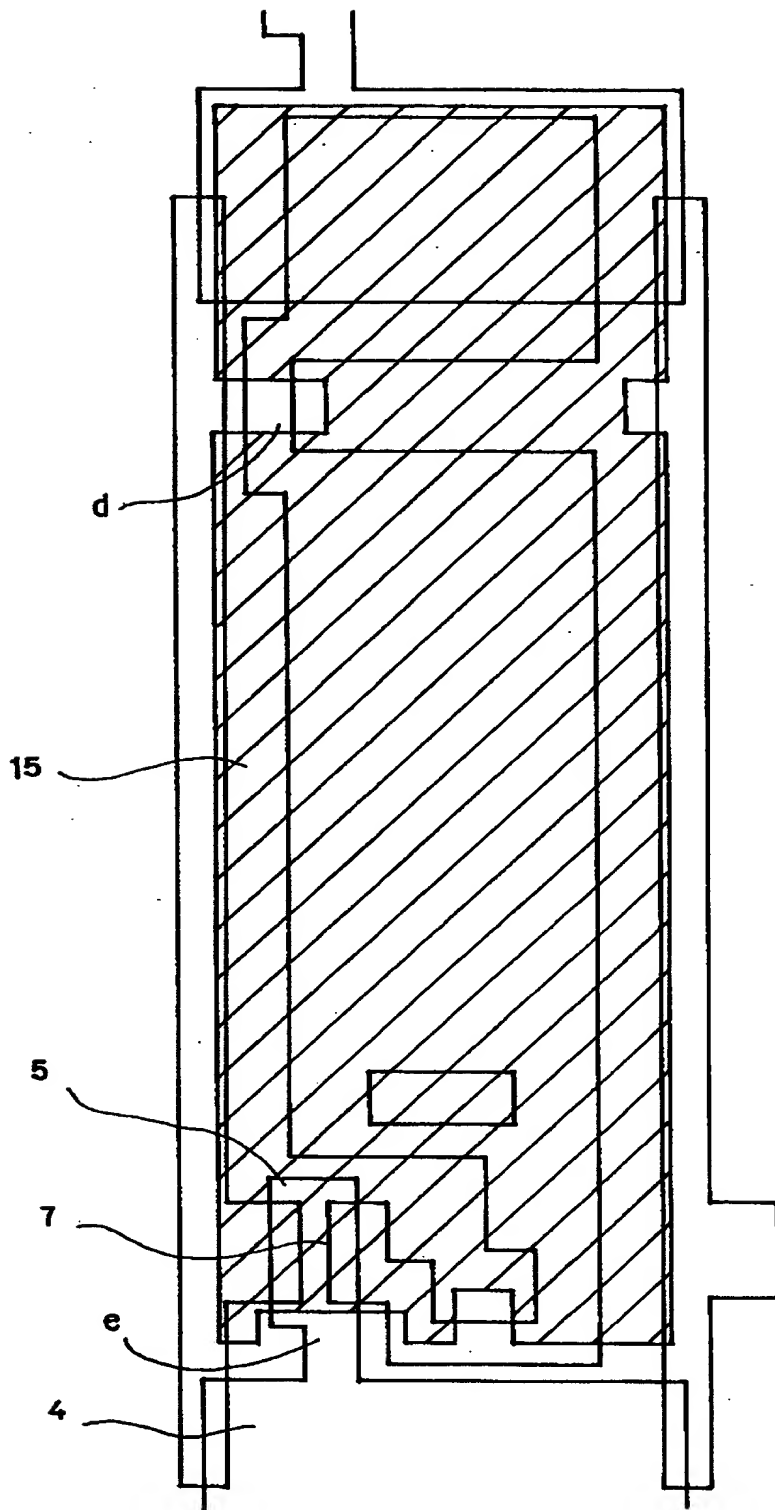
【图 8】



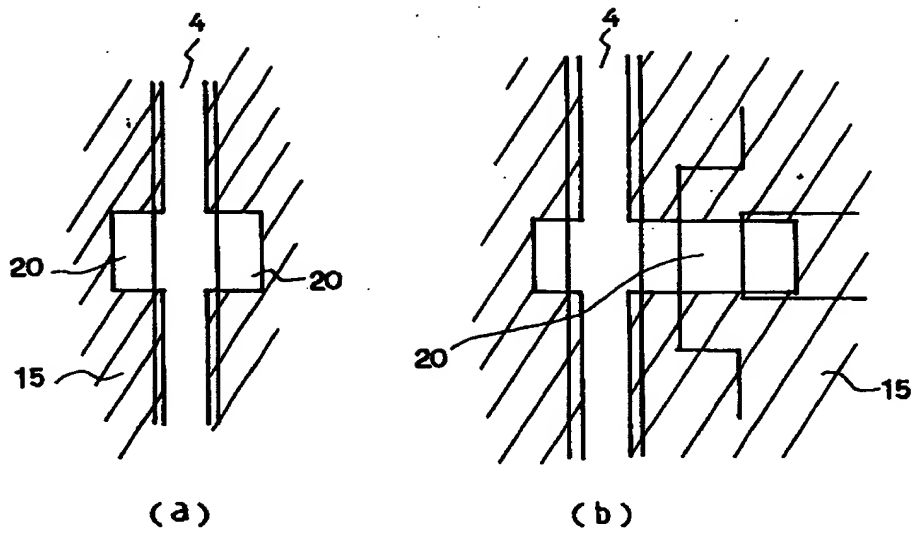
【图 9】



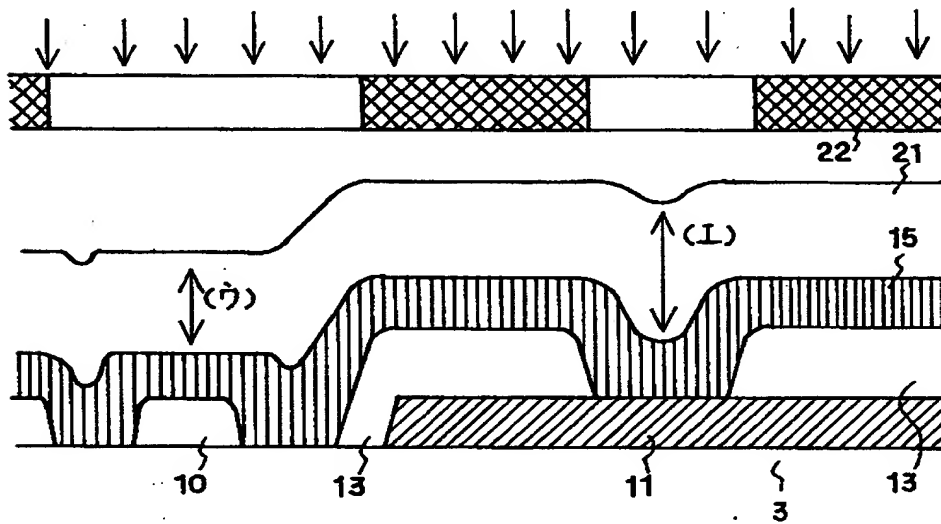
【図 1 0】



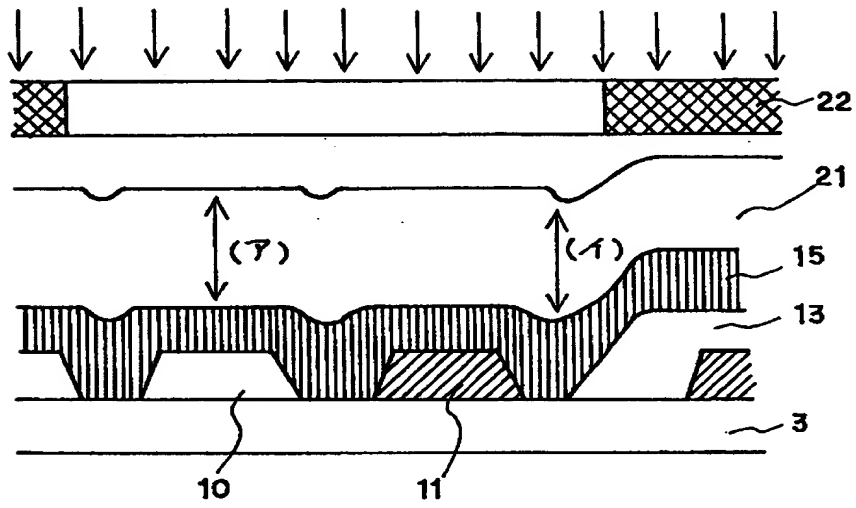
【図 1 1】



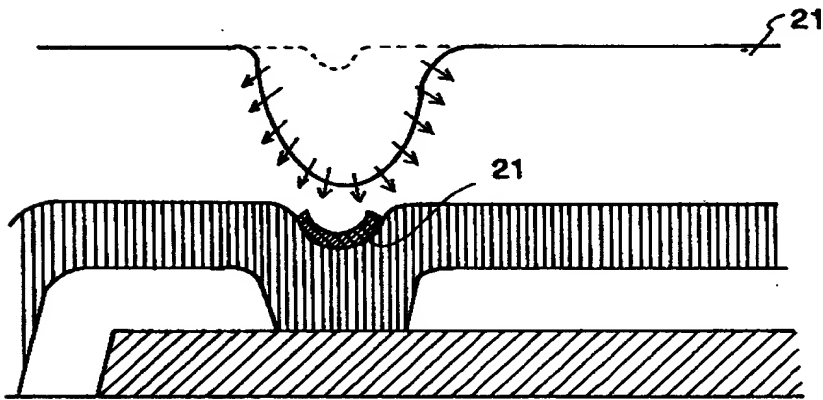
【図 1 2】



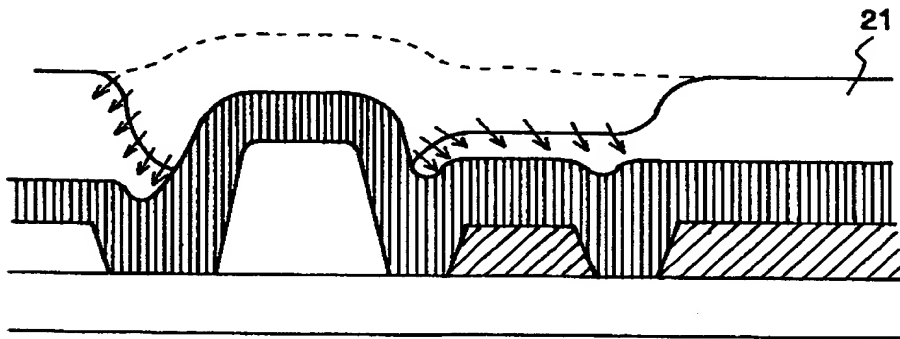
【図 1 3】



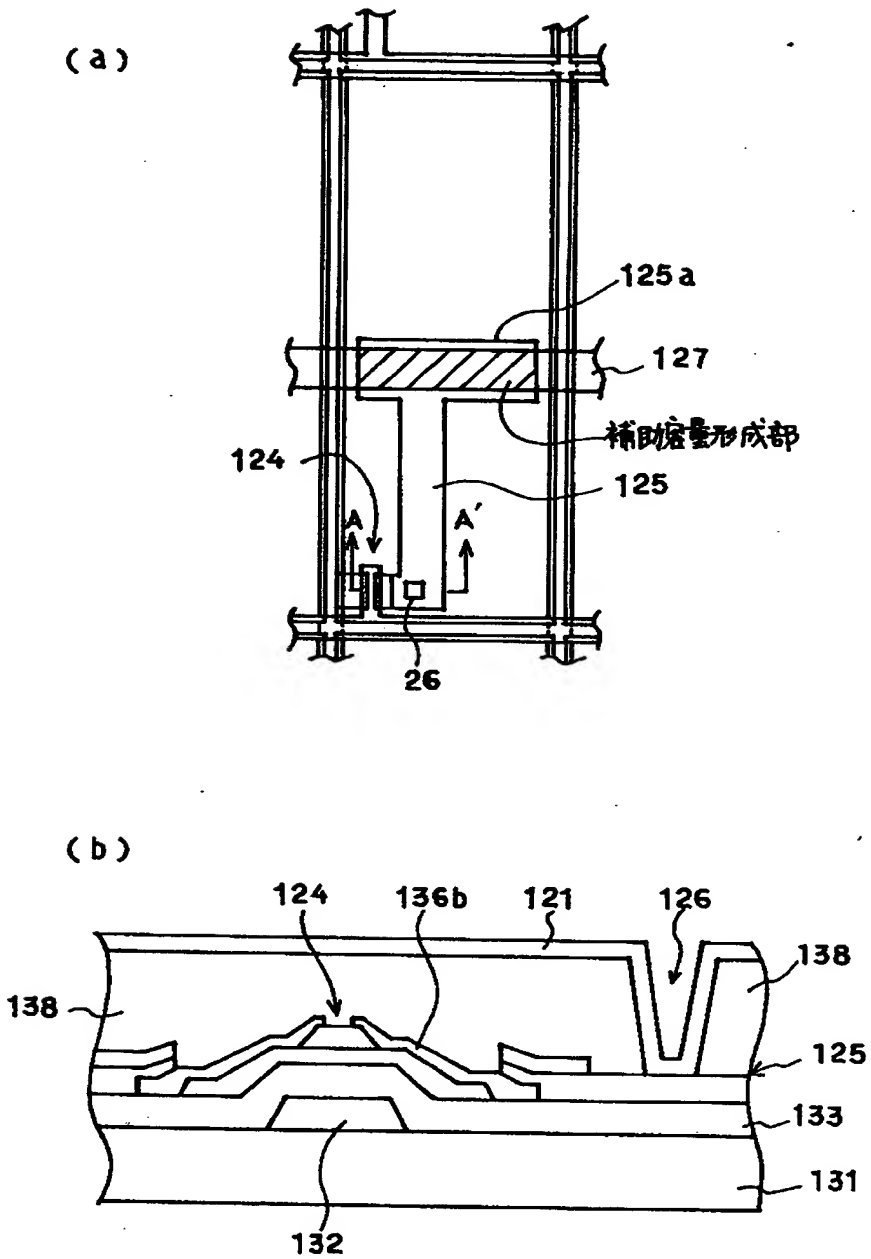
【図 1 4】



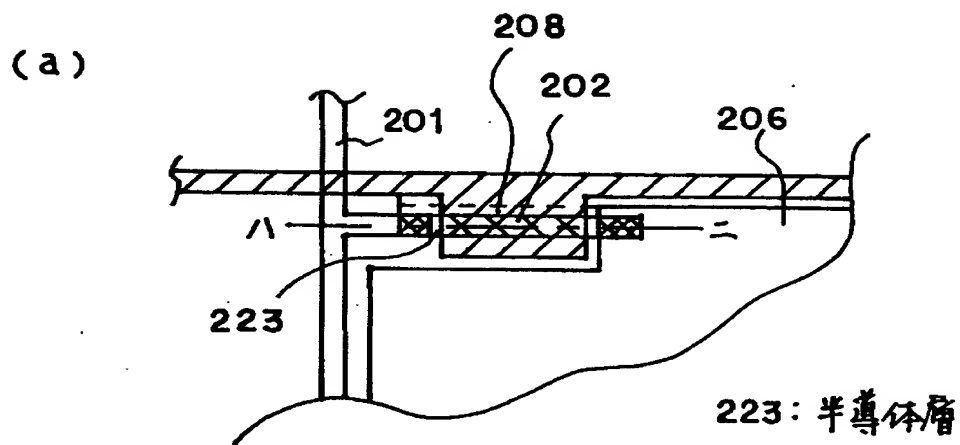
【図 1 5】



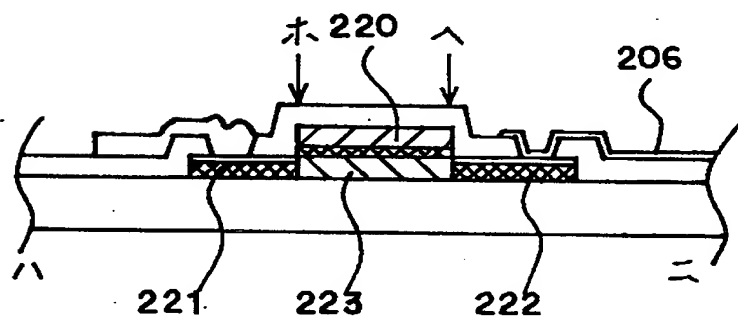
【図 16】



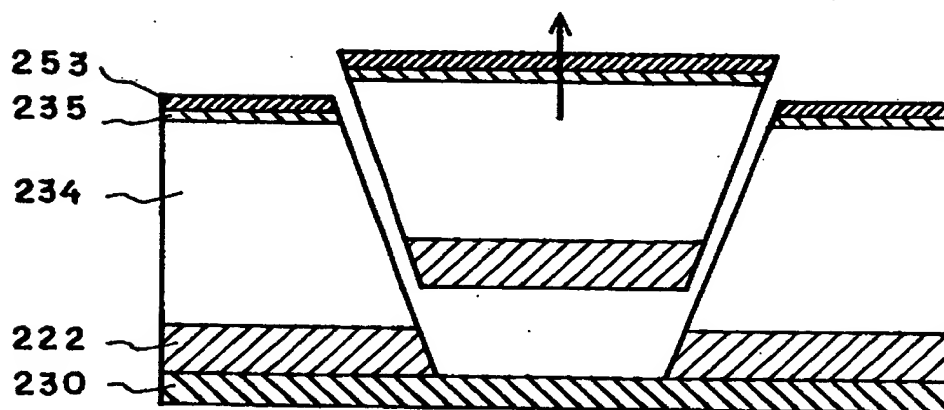
【図 17】



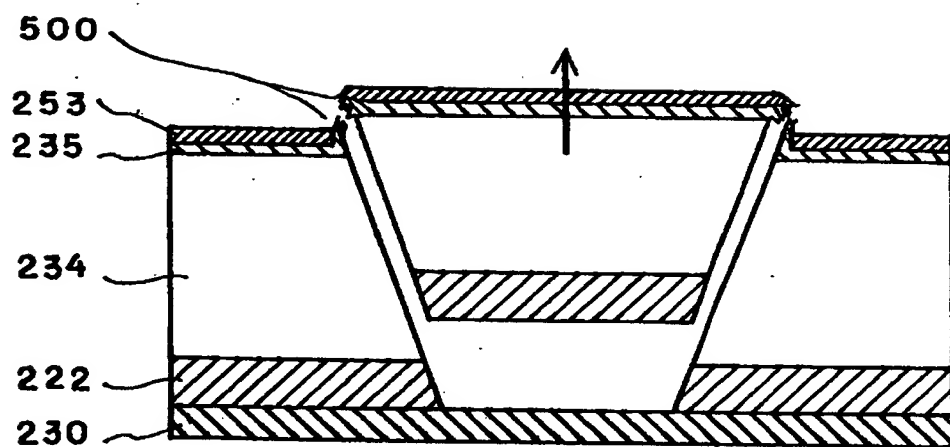
(b)



【図 18】



【図 1 9】



【書類名】 要約書

【要約】

【課題】 修正成功率を向上させることができる液晶表示装置を提供する。

【解決手段】 液晶層を挟んで対向配置された一对の基板のうちの一方側の基板上に、データ信号を供給するデータ信号線とタイミング信号を供給する走査信号線とが交差する状態で配線され、かつ、該走査信号線から分岐したゲート電極上に該両信号線と電氣的に接続して薄膜トランジスタが形成されてなり、これら両信号線および薄膜トランジスタの一部を覆って形成された層間絶縁膜上に画素電極が形成されるとともに、該画素電極は該層間絶縁膜に形成されたコンタクトホールを介して該薄膜トランジスタのドレイン電極と電氣的に接続されてなる液晶表示装置において、前記ドレイン電極に、電極幅を狭くしてなるくびれ部を形成するとともに、前記画素電極の該ドレイン電極のくびれ部上方に対応する領域に開口部を形成し、該開口部が、該画素電極の外周に接して形成される。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区长池町22番22号
氏 名 シャープ株式会社